

ORDER OF Z-DOMAIN MODEL OF SWITCHED CIRCUIT

ŘÁD MODELU SPÍNANÉHO OBVODU V ROVINĚ Z

Dalibor Biolek

Vojenská Akademie Brno, K301, Kounicova 65, 612 00 Brno, dalibor.biolek@vabo.cz

Abstract:

A method of identifying order of switched circuit as z-domain dynamical system is described. The method is readily algorithmized and it can be implemented into current analyzing programs to avoid zeros and poles, which appear due to numeric inaccuracies.

1. Úvod

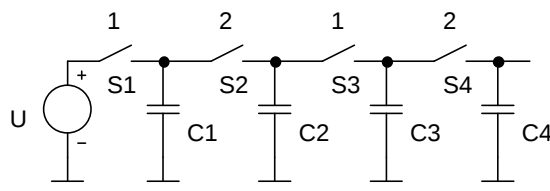
V přednáškách týkajících se lineárních obvodů s akumulacími prvky se studenti seznamují s pojmy stav, stavové veličiny a řád obvodu. Dozvědí se, že řád obvodu je maximálně roven počtu akumulacích prvků, včetně pouček, jak zjistit jeho skutečnou velikost.

Pravidla pro stanovení řádu obvodu jsou důležitá nejen pro teoretické rozborů. Algoritmy pro počítačovou semisymbolickou analýzu rozsáhlých systémů, hledající nulové body a póly obvodových funkcí, představují numericky velmi náročnou úlohu. Známe-li dopředu výsledný řád, můžeme vyloučit „falešná řešení“, která se objevují působením numerických chyb.

Podobné poučky pro stanovení řádu dosud nebyly publikovány pro spínané obvody, konkrétně pro obvody obsahující analogové spínače s periodickým řízením jejich stavů. K typickým představitelům patří filtry se spínanými kapacitami a spínanými proudy. Diskrétní charakter činnosti těchto obvodů je modelován póly obvodových funkcí v rovině z. V článku ukážeme, že řád těchto obvodů závisí – na první pohled překvapivě – na několika faktorech, například na parazitních odporech spínačů. Naznačíme možnou cestu k řešení tohoto problému pro obvody s dvoufázovým spínáním.

2. Úvodní příklad

Uvažujme obvod s dvoufázovým spínáním na obr. 1. Čísla nad jednotlivými spínači označují fáze, v nichž jsou spínače sepnuty.



Obr. 1 Příklad obvodu s dvoufázovým spínáním.

Obvod byl podroben analýze pólů v rovině z programem SPIN [1]. Přitom byly uvažovány všechny kombinace nulových a nenulových odporů spínačů v sepnutém stavu. Výsledky jsou shrnuty v Tab. 1. Nuly a jedničky v řádcích „S“ představují nulový a nenulový odpor příslušného spínače. Spínač o nulovém, resp. nenulovém odporu v sepnutém stavu nazvěme ideálním, resp. neideálním spínačem. Je zřejmé, že řád obvodu se mění od hodnoty 2 do hodnoty 4 podle toho, jaké jsou kombinace ideálních a neideálních spínačů v obvodu.

Chápeme-li řád jako reálnou funkci booleovských proměnných S_1, S_2, S_3 a S_4 , dospějeme rozbořem tabulky v následující závěry:

Na spínači S_3 řád nezávisí.

Řád je 2, když současně spínač č. 4 je ideální a alespoň jeden ze spínačů S_1 a S_2 jsou ideální.

Řád je 3, když spínač S_4 je neideální a současně alespoň jeden ze spínačů S_1 a S_2 je ideální, nebo spínač S_4 je ideální a oba spínače S_1 a S_2 jsou neideální.

Řád je 4, když spínače S_1, S_2 a S_4 jsou všechny neideální.

S_1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
S_2	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
S_3	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
S_4	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
řád	2	2	2	3	2	3	2	3	2	3	2	3	3	4	3	4

Tab. 1 Závislost řádu obvodu z obr. 1 na tom, zda odpor spínače v sepnutém stavu je nulový (0) nebo nenulový (1).

Uvedený příklad evokuje následující obecné otázky týkající se obvodů s externím spínáním:

Jaké jsou teoretické hranice, v nichž se může pohybovat řád daného obvodu v závislosti na parametrech jednotlivých součástek, je-li znám počet akumulčních prvků?

Existuje jednoduché pravidlo, jak stanovit řád konkrétního obvodu?

V následující části se pokusíme naznačit obrysy možného řešení.

3. Rozbor obvodu z hlediska paměťových efektů

Řád spínaného obvodu bude záviset na tom, jak se jednotlivé akumulční prvky projevují jako paměťové prvky jak v rámci spínacích fází, tak i v přechodech mezi nimi. Ukážeme, že horní hranice řádu je dána počtem akumulčních prvků, spodní hranice závisí na topologii spínaného obvodu.

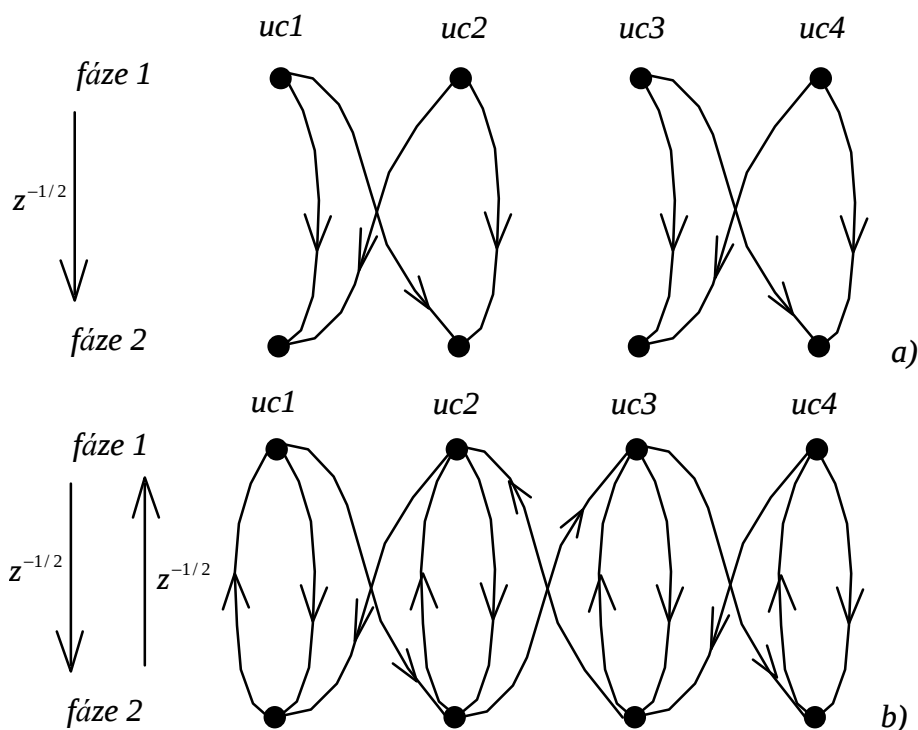
Na obr. 2 a) je speciální graf, který popisuje paměťové efekty v obvodu z obr. 1 při přechodu z fáze 1 do fáze 2. Je například zřejmé, že napětí na C_1 ve fázi 2, kdy dochází k spojení kapacitorů C_1 a C_2 přes spínač S_2 , je závislé jednak na napětí na C_1 v předchozí fázi, jednak na napětí na C_2 v předchozí fázi. V grafu jsou tyto závislosti znázorněny dvěma orientovanými cestami z úrovně „fáze 1“ do úrovně „fáze 2“. Za účelem zjišťování pouhého řádu je zbytečné cestám přiřazovat váhy. Pouze je třeba uvážit, že každý přechod mezi danými úrovněmi je nutné respektovat v rovině z multiplikativním faktorem $z^{-1/2}$.

Obr. 2 b) znázorňuje zpětný přechod z fáze 2 do fáze 1. Vidíme, že v grafu se vytvořily uzavřené smyčky v rámci uzlů U_C – napětí jednotlivých kapacitorů v obou fázích, a rovněž smyčky mezi napětími různých kapacitorů. Přenos smyček prvního typu je charakteristický multiplikativním faktorem z^{-1} . Protože dané smyčky se vzájemně nedotýkají, je výsledný řád v obvodu podle Masonova pravidla [2,3,4] roven čtyřem.

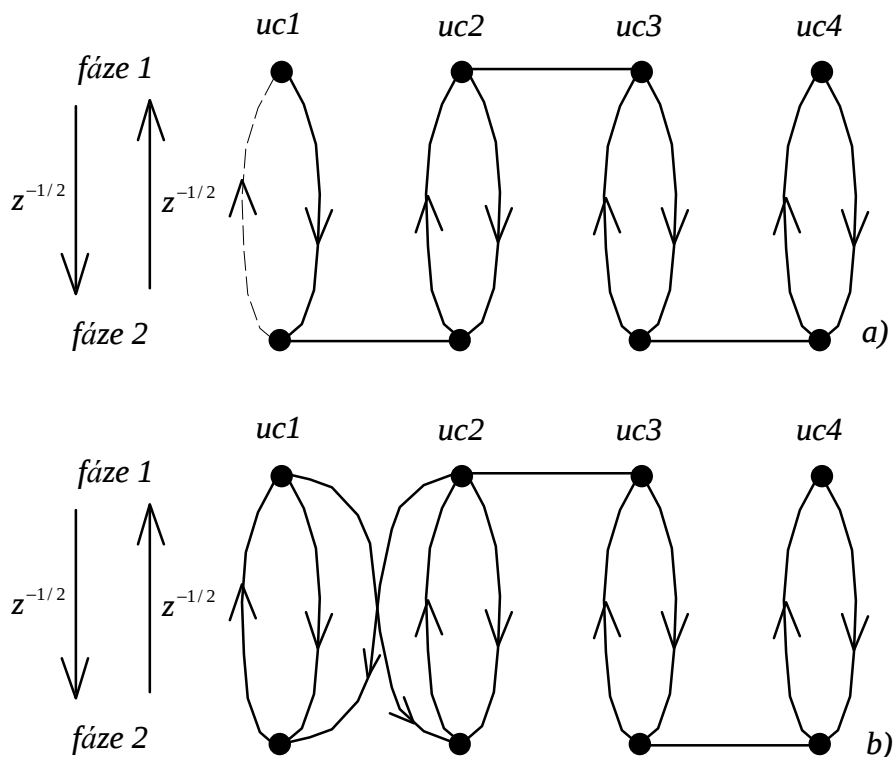
Obr. 3 zachycuje stav, kdy všechny spínače jsou ideální. Pak ve fázi 1 jsou paralelně spojeny kapacitory C_2 a C_3 a ve fázi 2 zase dvojice C_1 - C_2 a C_3 - C_4 . To má za následek rovnost příslušných napětí a redukci počtu stavových veličin v dané fázi. To je v grafu modelováno spojnici mezi odpovídajícími napěťovými uzly. Kromě toho se v důsledku působení ideálního spínače S_1 kapacitor C_1 nechová ve fázi 1 jako paměťový prvek (je připojen k zdroji napětí). Proto v grafu chybí cesta z fáze 2 do fáze 1. Z obrázku 3 je nyní zřejmé, že výsledný řád obvodu je 2 (v grafu jsou jen 2 nedotýkající se smyčky, smyčka u u_{C2} a smyčka u u_{C4}).

Z daného grafu například vyplývá, že nebude-li možné zanedbat přechodné procesy při nabíjení kapacitoru C_1 ze vstupní brány ve fázi 1, nebude to mít vliv na zvýšení řádu za

předpokladu ideálních spínačů S_2 až S_4 : Graf bude sice doplněn o čárkovanou cestu, ale nejvyšší řád 2 se tím nezvýší. Pouze v kombinaci s nenulovým odporem spínače S_2 dojde k změně (viz obr. 3b): kapacitory C_1 a C_2 již nebudou ve fázi 2 v paralelním spojení a budou se chovat jako dva nezávislé paměťové prvky. Spojnici mezi uzly u_{c1} a u_{c2} ve fázi 2 je pak nutno odstranit. V grafu se objeví 3 nedotýkající se smyčky a řád obvodu se zvýší na 3.



Obr. 2 Grafy popisující paměťové efekty v obvodu pro reálné spínače, a) při přechodu z fáze 1 do fáze 2, b) při přechodu mezi fázemi 1-2-1.



Obr. 3 Graf pro případ a) ideálních spínačů, b) reálných spínačů S_1 a S_2 a ideálních S_3 a S_4 .

4. Zobecnění

S přihlédnutím k výše uvedenému rozboru je možné vyslovit následující hypotézu:

Řád obvodu je ovlivněn dvěma faktory:

1. Počtem nezávislých stavových veličin v každé spínací fázi.
2. Způsobem, jak se každý akumulací prvek chová v rámci jednoho uzavřeného spínacího cyklu, konkrétně zda stav tohoto prvku závisí na jeho stavu v předchozím cyklu.

Konkrétní metoda zjišťování řádu obvodu, založená na této hypotéze, by byla následující:

1. Nakreslí se napěťové uzly grafu a případná závislost stavových veličin podle bodu 1 se vyznačí spojnicemi.
2. Nakreslí se příslušné cesty, které znázorňují paměťové efekty mezi fázemi. Není třeba kreslit „křížové“ vazby mezi uzly různých paměťových prvků.
3. Řád obvodu je roven celkovému počtu vzájemně se nedotýkajících smyček, které přísluší jednotlivým paměťovým prvkům.

5. Závěr

V dalším je třeba provést detailní rozbor navržené metody, zejména s cílem prověření, zda k stanovení řádu postačí zkoumat paměťové efekty v rámci jednotlivých paměťových prvků mezi spínacími fázemi, nebo zda bude obecně nutné zahrnovat do grafu i vazby mezi různými paměťovými prvky. Po vyřešení těchto nejasností získáme jednoduchou metodu k stanovení řádu v rovině z, která nalezne podobné uplatnění jako obdobné metody všeobecně používané pro analogové systémy.

Literatura

- [1] BIOLEK, D.: Modeling of Periodically Switched Networks by Mixed s-z Description. IEEE Trans. on CAS-I, Vol. 44, No. 8, August 1997, pp. 750-758.
- [2] COATES, C.L.: Flow-graph Solution of Linear Algebraic Equations. IRE Trans. Circuit Theory, CT-6, pp. 170-187, 1959.
- [3] MIKULA, J.: Signal-Flow-Graph-gain with Respect to the General Node of a Graph. Electronics Letters, August 1969, No. 16, pp. 382-383.
- [4] ČAJKA, J.-KVASIL, J.: Teorie lineárních obvodů. SNTL/ALFA, Praha 1979.

Tato publikace vznikla během řešení projektů Grantové agentury ČR č. 102/01/0432 & 102/00/0907 a výzkumných záměrů VUT Brno MSM 262200022 & MSM 262200011.